Guilherme Vasco da Silva : 1603019

Henrique Moura Bini : 2046326

Juan Felipe da Silva Rangel :2046385

Memória Virtual

Laboratório - 08

Campo mourão 03/2021

**Experimento 1:** Faça a execução do algoritmo de substituição FIFO usando os seguintes arquivos:

- Arquitetura: Architecture-06-MM-16-VM(PS-4-DM-16-RA-FIFO)-TLB(none).

- Traces: TR\_5\_read\_and\_write\_20\_rand\_PS\_18 e TR\_4\_read\_20\_cres\_PS\_20.

Atividade: Compare a execução dos traces.

**TR5:**

Acontece um Page Fault no passo 9 no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x00000007, a página escolhida para ser a vítima foi a 0.

Acontece um Page Fault no passo 11 no qual ele tenta realizar uma instrução de escrita no endereço lógico 0x00000000, a página escolhida para ser a vítima foi a 3.

Acontece um Page Fault no passo 19 no qual ele tenta realizar uma instrução de busca no endereço lógico 0x0000000c, a página escolhida para ser a vítima foi a 2.

Acessos de leitura na memória: 57

Tempo de leitura na memória: 570

Acessos de escrita na memória: 37

Tempo de escrita na memória: 740

Tempo total na memória: 1310

Acessos de leitura no disco: 3

Tempo de leitura no disco: 300

Acessos de escrita no disco: 3

Tempo de escrita no disco: 600

Tempo total no disco: 900

Acessos de leitura na paginação: 20

Tempo de leitura na paginação: 200

Acessos de escrita na paginação: 6

Tempo de escrita na paginação: 120

Quantidade de Page Fault: 3

Tempo total de paginação: 320

Tempo total de execução: 2210

**TR4:**

Acontece um Page Fault no passo 9 no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000008, a página escolhida para ser a vítima foi a 4.

Acessos de leitura na memória: 48

Tempo de leitura na memória: 480

Acessos de escrita na memória: 10

Tempo de escrita na memória: 200

Tempo total na memória: 680

Acessos de leitura no disco: 1

Tempo de leitura no disco: 100

Acessos de escrita no disco: 1

Tempo de escrita no disco: 200

Tempo total no disco: 300

Acessos de leitura na paginação: 20

Tempo de leitura na paginação: 200

Acessos de escrita na paginação: 2

Tempo de escrita na paginação: 40

Quantidade de Page Fault: 1

Tempo total de paginação: 240

Tempo total de execução: 980

A seleção de vítimas do algoritmo de substituição FIFO é feita com base na página mais antiga, dessa forma a primeira vítima será sempre o primeira a ter entrado na memória ram no caso da execução do TR5 a primeira página a entrar na memória ram é a página 0 que está mapeada no frame 0 após ela ser substituída a página mais antiga se torna a página 3 que está mapeada no frame 1 e após o número de page fault se tornar maior que o número total de frames a página mais antiga se torna a página que está mapeada no frame 0 e continua neste mesmo padrão até o fim da execução. Na execução do TR4 a página que está mapeada no frame 0 é a página 1 sendo assim ela será a primeira página a ser substituída a próxima página que seria substituída seria a que está mapeada no frame 1 que é a página 4.

É possível perceber que o tempo de execução do TR5 é consideravelmente maior que o tempo de execução do TR4 isso se deve ao fato de que TR5 possui um número de page fault maior do que TR4 fazendo com que o número de acesso no disco, na memória e na tabela de páginas seja maior já que é necessário fazer uma cópia da página vítima para o disco a cada page fault, TR5 tendo como tempo total de execução 2210 e TR4 tendo como tempo total 980.

**Experimento 2:** Faça a execução do algoritmo de substituição NRU usando os seguintes arquivos:

- Arquitetura: Architecture-07-MM-16-VM(PS-4-DM-16-RA-NRU)-TLB(none).

- Traces: TR\_6\_read\_and\_write\_30\_rand\_PS\_24 e TR\_5\_read\_and\_write\_20\_rand\_PS\_18.

Atividade: Compare a execução dos traces.

A seleção de vítimas do algoritmo de substituição NRU é feita considerando as classes mais baixas dentre as páginas. Existem 4 classes que uma página pode pertencer, 0,1,2 e 3. Como o objetivo é pegar uma página aleatória entre as páginas que pertencem a menor classe, será verificado a classe de todas as páginas e nesse caso a página 5 pertence a menor classe (classe 0), que contém o bit R igual a 0 e M como 0. Isso será repetido em todo momento que seja necessário realizar uma substituição, ou seja, aconteceu um Page Fault. Como por exemplo no passo 6, a página de menor classe é a página 3, que pertence a classe 2, ou seja, tem o bit R igual a 1 e M igual a 0, enquanto todas as outras páginas pertencem a classe 3, e esse ciclo se repetirá para todos os page Fault, até o final da execução.

É possível perceber que o tempo de execução do TR6 é consideravelmente maior que o tempo de execução do TR5 um dos motivos para essa diferença de tempo se deve ao fato de que TR5 possui um número menor de instruções do que o TR6 assim como o número de page fault de TR6 é 10 vezes maior do que o de TR5, gerando um número maior de acesso ao disco, acesso a memória e de acesso tabela de páginas, resultando então em um tempo maior, TR6 tendo como tempo total de execução 6450 e TR5 tendo como tempo total 1050.

**TR6:**

Aconteceu um Page Fault no passo 4, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x0000000c, a página escolhida para ser a vítima foi a 5.

Acontece um Page Fault no passo 6, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x00000010, a página escolhida para ser a vítima foi a 3.

Acontece um Page Fault no passo 8, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000014, a página escolhida para ser a vítima foi a 4.

Acontece um Page Fault no passo 10, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x0000000c, a página escolhida para ser a vítima foi a 5.

Acontece um Page Fault no passo 12, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000010, a página escolhida para ser a vítima foi a 3.

Acontece um Page Fault no passo 14, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000014, a página escolhida para ser a vítima foi a 4.

Acontece um Page Fault no passo 16, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x0000000c, a página escolhida para ser a vítima foi a 5.

Acontece um Page Fault no passo 18, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x00000010, a página escolhida para ser a vítima foi a 3.

Acontece um Page Fault no passo 20 no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000014, a página escolhida para ser a vítima foi a 2.

Acontece um Page Fault no passo 22 no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x0000000c, a página escolhida para ser a vítima foi a 1.

Acessos de leitura na memória: 135

Tempo de leitura na memória: 1350

Acessos de escrita na memória: 105

Tempo de escrita na memória: 2100

Tempo total na memória: 3450

Acessos de leitura no disco: 10

Tempo de leitura no disco: 1000

Acessos de escrita no disco: 10

Tempo de escrita no disco: 2000

Tempo total no disco: 3000

Acessos de leitura na paginação: 30

Tempo de leitura na paginação: 200

Acessos de escrita na paginação: 20

Tempo de escrita na paginação: 400

Quantidade de Page Fault: 10

Tempo total de paginação: 700

Tempo total de execução: 6450

**TR5:**

Acontece um Page Fault no passo 9 no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x00000007, a página escolhida para ser a vítima foi a 4.

Acessos de leitura na memória: 41

Tempo de leitura na memória: 410

Acessos de escrita na memória: 17

Tempo de escrita na memória: 340

Tempo total na memória: 750

Acessos de leitura no disco: 1

Tempo de leitura no disco: 100

Acessos de escrita no disco: 1

Tempo de escrita no disco: 200

Tempo total no disco: 300

Acessos de leitura na paginação: 20

Tempo de leitura na paginação: 200

Acessos de escrita na paginação: 2

Tempo de escrita na paginação: 40

Quantidade de Page Fault: 1

Tempo total de paginação: 240

Tempo total de execução: 1050

**Experimento 3:** Faça a execução do algoritmo de substituição LRU usando os seguintes arquivos:

- Arquitetura: Architecture-08-MM-16-VM(PS-4-DM-16-RA-LRU)-TLB(none).

- Trace: TR\_6\_read\_and\_write\_30\_rand\_PS\_24.

Atividade: Compare a execução com o NRU (experimento 2) usando a mesma arquitetura e arquivo de trace.

**LRU:**

Aconteceu um Page Fault no passo 4, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x0000000c, a página escolhida para ser a vítima foi a 5.

Aconteceu um Page Fault no passo 6, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000010, a página escolhida para ser a vítima foi a 0.

Aconteceu um Page Fault no passo 8, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000014, a página escolhida para ser a vítima foi a 1.

Acessos de leitura na memória: 79

Tempo de leitura na memória: 790

Acessos de escrita na memória: 350

Tempo de escrita na memória: 700

Tempo total na memória: 1490

Acessos de leitura no disco: 3

Tempo de leitura no disco: 300

Acessos de escrita no disco: 3

Tempo de escrita no disco: 600

Tempo total no disco: 900

Acessos de leitura na paginação: 30

Tempo de leitura na paginação: 300

Acessos de escrita na paginação: 6

Tempo de escrita na paginação: 120

Quantidade de Page Fault: 3

Tempo total de paginação: 420

Tempo total de execução: 2390

**NRU:**

Acessos de leitura na memória: 135

Tempo de leitura na memória: 1350

Acessos de escrita na memória: 105

Tempo de escrita na memória: 2100

Tempo total na memória: 3450

Acessos de leitura no disco: 10

Tempo de leitura no disco: 1000

Acessos de escrita no disco: 10

Tempo de escrita no disco: 2000

Tempo total no disco: 3000

Acessos de leitura na paginação: 30

Tempo de leitura na paginação: 200

Acessos de escrita na paginação: 20

Tempo de escrita na paginação: 400

Quantidade de Page Fault: 10

Tempo total de paginação: 700

Tempo total de execução: 6450

O motivo para escolha daquelas páginas como vítimas, feito pelo algoritmo de substituição LRU, é que esse algoritmo opta por substituir as páginas menos usadas recentemente, assumindo que já que essa página não foi usada há muito tempo, provavelmente eu não necessito dela mais na memória RAM. Quando o primeiro Page Fault acontece o algoritmo substitui a página 5, já que até aquele momento, ela foi a única página que não foi utilizada, ou seja, é a que está a mais tempo sem ser usada. O Page Fault que ocorreu no passo 6, é tratado do mesmo modo, como a página 0 foi a primeira a ser acessada e até o momento que ocorre o Page Fault, ela não é acessada uma segunda vez, logo a página 0 é a página menos usada, assim como o último page, que ocorre no passo 8, a única diferença é que neste page fault específico a página 1 era a página que estava sendo menos usada.

Para verificar o motivo da quantidade de Page Fault e o porque elas acontecem podemos verificar a explicação no experimento 2, o qual, para o caso do NRU apresenta o mesmo resultado.

A primeira coisa que podemos perceber é que o tempo total de execução dos dois algoritmos de substituição são bem diferentes, já que o NRU apresenta um tempo de

execução aproximadamente 2.7 vezes maior do que o tempo em LRU. O motivo para um tempo tão discrepante um do outro se deve a quantidade de Page Faults, NRU apresentando um total de 10 e LRU apresentando 3. Devemos lembrar que uma maior quantidade de Page Faults acarreta em um maior número de acessos de leitura no disco e na memória principal, podendo notar que NRU possui 135 acessos de leitura na memória e 10 acessos de leitura no disco, já o LRU possui 79 acessos a memória e 3 acessos de leitura no disco. Uma coisa interessante para se perceber é que mesmo com um tempo total de page fault tão diferentes, a disparidade do tempo de paginação é relativamente pequena, NRU contendo 700 e LRU tem como tempo de paginação 420.

**Experimento 4:** Faça a simulação para os algoritmos NRU, FIFO e LRU usando o arquivo arquitetura1.xml, lembrando de configurar manualmente cada política no XML. Use o arquivo de trace trace1.txt.

Atividades:

**1.** Quantas faltas de páginas ocorreram para cada algoritmo?

3 Page Fault no NRU, 4 Page Fault no FIFO, 2 Page Fault no LRU

**2.** Quais as páginas foram substituídas em cada um dos experimentos? Justifique o motivo da seleção da página como vítima.

**NRU**

Aconteceu um Page Fault no passo 6, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000014, a página escolhida para ser a vítima foi a 1.

Aconteceu um Page Fault no passo 8, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x00000000, a página escolhida para ser a vítima foi a 5.

Aconteceu um Page Fault no passo 14, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000014, a página escolhida para ser a vítima foi a 4.

O algoritmo NRU escolhe a página vítima entre as páginas com classe mais baixa as classes de uma página são definidas pelos bits R e M sendo assim é possível observar que no passo 5 que seria um passo antes de ocorrer um page fault a classe da página um é a mais baixa pois ela possui os bits R e M com o valor 0 sendo assim no passo 6 a página a ser escolhida com vítima é a página 1, no passo 7 é possível observar que as páginas 3, 4 e 5 possuem a classe mais baixa pois elas possuem o bit R com o valor 1 e o bit M com valor 0 dessa forma uma página será escolhida aleatoriamente para ser a vítima e no passo 8 ocorre um page fault neste caso a página 5 foi escolhida como vítima , no passo 13 é possível observar que as páginas 3 e 4 possuem a classe mais baixa pois elas possuem o bit R com o valor 1 e o bit M com valor 0 dessa forma uma página será escolhida aleatoriamente para ser a vítima e no passo 14 ocorre um page fault neste caso a página 4 foi escolhida como vítima.

**FIFO**

Aconteceu um Page Fault no passo 6, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000014, a página escolhida para ser a vítima foi a 3.

Aconteceu um Page Fault no passo 8, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x00000000, a página escolhida para ser a vítima foi a 2.

Aconteceu um Page Fault no passo 10, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x0000000c, a página escolhida para ser a vítima foi a 4.

Aconteceu um Page Fault no passo 12, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000010, a página escolhida para ser a vítima foi a 1.

A ordem em que que ocorre a seleção de página vítima no algoritmo de substituição FIFO é baseado em qual página foi carregada na memória primeira neste caso a página 3 foi carregada primeiro no frame 0 por isso ela foi a primeira a ser escolhida como vítima a página 2 foi carregada no frame 1 sendo assim após a substituição da página 3 ela se tornou a página mais antiga a ser carregada na memória dessa forma ela foi a segunda a ser escolhida como vítima dessa forma é possível perceber que a próxima página a ser escolhida como vítima será a página que foi mapeada no frame 3 que é a página 4.

**LRU**

Aconteceu um Page Fault no passo 6, no qual ele tenta realizar uma instrução de busca no endereço lógico 0x00000014, a página escolhida para ser a vítima foi a 1.

Aconteceu um Page Fault no passo 8, no qual ele tenta realizar uma instrução de leitura no endereço lógico 0x00000000, a página escolhida para ser a vítima foi a 2.

O algoritmo LRU opta por escolher a página menos utilizada recentemente como vítima desta forma como a página 1 não havia sido utilizada nenhuma vez até o momento em que ocorreu o page fault no passo 6 ela foi escolhida como vítima a página 2 foi escolhida como vítima no passo 8 pois a única vez em que ela foi utilizada foi no passo 1 dessa forma ela era a página menos utilizada recentemente.

**3.** Quantos acessos de memória foram realizados para cada experimento? Se usássemos uma TLB esse número seria menor? Justifique (quantitativo e a razão).

Foram feitos na memória 94 acessos em NRU (59 de leitura e 35 de escrita), 112 em FIFO (67 de leitura e 45 de escrita), 76 em LRU (51 de leitura e 25 de escrita).

Utilizando uma TLB (pré definida na arquitetura disponibilizada) tem-se 102 acessos em FIFO (57 de leitura e 45 de escrita) e 65 em LRU (40 de leitura e 25 de escrita) - em NRU não é possível aplicar uma TLB. Percebe-se que o número de acessos é ligeiramente menor, tanto de leitura quanto de escrita, isso ocorre porque a TLB possui um buffer com entradas da tabela de páginas, utilizado para fornecer uma pesquisa mais rápida.